

Korean Patent Office
Patent Laying-Open Gazette

Patent Laying-Open No. 2000-0045459
Date of Laying-Open: July 15, 2000
International Class: H01L 21/306

(11 pages in all)

Title of the Invention: Etching Method for Semiconductor Devices
Patent Appln. No. 10-1998-0062017
Filing Date: December 30, 1998
Inventor: Pak Shin Sun

Applicant: Hyundai Electronics Corporation

(transliterated, therefore the
spelling might be incorrect)

Abstract:

The present invention relates to an etching method for semiconductor devices. In an etching step of a semiconductor manufacturing process using an existing plasma, the mixture ratio of process gasses kept constant in one stage is changed with time. Accordingly, the result of the specific step for each gas can be made extremely larger. Further, the gas pulse interval and the flow rate can be adjusted to simultaneously satisfy respective results of steps that are in trade-off relation.

(19)大韓民国特許庁(KR)

(12)公開特許公報(A)

(51)。Int. Cl. ⁰
H 01 L 21/306

(11) 公開番号:特 2000-45459

(43) 公開日付:2000 年 7 月 15 日

(21) 出願番号:10-1998-62017

(22) 出願日付:1998 年 12 月 30 日

(71) 出 願 人: 現代電子産業株式会社

(72) 発 明 者: パク シン スン

(74) 代 理 人: イ ジョン フン・イ ブ ドン

(54) 半導体素子のエッチング方法

要約

本発明は半導体素子のエッチング方法に関するもので、既存のプラズマを利用した半導体製造工程用のエッチング工程で一段階で一定に維持される工程ガスの混合比を時間に応じて変化させることにより、各ガスに対する特定工程結果を極大化することができ、ガスパルス間隔及び流入量を調節することにより、トレードオフ(trade-off)関係にある各工程結果を同時に満足させることができる。

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁸ (11) 공개번호 특2000-0045459
H01L 21/306 (43) 공개일자 2000년07월15일

(21) 출원번호 10-1998-0062017
(22) 출원일자 1998년12월30일
(71) 출원인 현대전자산업 주식회사 김영관
경기도 이천시 부발읍 아미리 산 136-1
(72) 발명자 박신승
경기도 이천시 부발읍 아미리 산148-1 사원임대아파트 108동 502호
(74) 대리인 이정준, 이후동

상사청구 : 있음

(54) 반도체소자의 식각방법

요약

본 발명은 반도체소자의 식각방법에 관한 것으로서, 기존 플라즈마를 이용한 반도체제조공정을 식각 공정에서 한 단계에서 일정하게 유지되던 공정 가스들의 혼합비를 시간에 따라 변화시키므로써 각 가스들에 대한 특정공정 결과를 극대화할 수 있으며, 가스펄스 간격 및 유입량을 조절하므로써 트레이드-오프(trade-off)관계에 있는 공정 결과들을 동시에 만족시킬 수 있는 것이다.

도표도

도8a

광세시

도면의 간단한 설명

도 1 은 종래기술에 따른 반도체장치의 제조공정에 있어서 식각타겟층에 대한 주 식각단계와 과 식각단계를 설명하기 위한 단면도,

도 2 는 종래기술에 따른 다수개의 적층구조로된 식각타겟층에 대한 주 식각단계와 과식각단계를 설명하기 위한 단면도,

도 3 은 종래기술에 따른 반도체장치의 제조공정에 있어서의 주 식각단계와 과식각단계에 대한 시간에 따른 파라미터의 변화를 나타낸 그래프,

도 4 는 종래기술에 따른 반도체장치의 제조공정에 있어서, C12 / (C12 + BC13)에 대한 AI 유량의 변화를 나타낸 그래프,

도 5 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 식각단계에서 시간에 따른 가스유량을 나타낸 그래프,

도 6 은 본 발명에 따른 반도체장치의 제조공정에 있어서, 구간 A 에서의 식각진행 및 구간 B에서의 폴리머의 증착을 설명하기 위한 단면도,

도 7 는 본 발명에 따른 반도체장치의 제조공정에 있어서, C12 및 BC13 플라즈마의 스터터링에 의한 현저한 반응특성을 설명하기 위한 단면도,

도 8a 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 주 식각가스에 대한 일정 펄스 / 일정 유량을 나타낸 그래프,

도 8b 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 주 식각가스에 대한 일정 펄스 / 변화 유량을 나타낸 그래프,

도 8c 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 주 식각가스에 대한 변화 펄스 / 일정 유량을 나타낸 그래프,

도 8d 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 주 식각가스에 대한 변화 펄스 / 변화 유량을 나타낸 그래프,

도 9a 내지 9d 는 본 발명에 따른 반도체장치의 공정에 있어서, 추가가스일정펄스 / 일정유량을 공급시킬 때의 그래프,

도 10 은 본 발명에 따른 반도체장치의 공정에 있어서, 주 식각가스 및 추가 가스펄스의 공급을 나타낸 그래프이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체소자의 제조방법에 관한 것으로서, 보다 상세하게는 반도체장치의 제조함에 있어서, 플라즈마를 이용한 건식 식각공정기술 및 스트립공정, PE-CVD, 스퍼터링공정 등 플라즈마를 이용한 반도체 제조공정기술에 적합한 반도체소자의 식각방법에 관한 것이다.

기존 반도체장치의 제조공정용 건식식각 공정기술의 경우는, 도 1 에 도시된 바와같이, 식각타겟트층에 대한 주요식각단계와 하부층이 들어나기 시작하는 시점(end of process)부터 적용되는 과식각단계로 구성된다.

또한, 식각타겟트층이 다층의 적층구조로 이루어진 경우는, 도 2 에 도시된 바와같이, 주요 식각단계가 다시 수개의 세분화된 단계로 구분된다.

이러한 단계들은 공정가스, 공급전력, 공정압력, 공정온도, 공정시간 등 여러 공정변수들의 조합으로서 일정한 공정단계의 경우 모든 변수들은 일정한 값으로 유지된다.

상기 여러 공정변수들중 공정가스의 경우, 해당 공정의 식각률을 결정하는 타겟트층과 화학적 반응성이 높은 주요 식각가스와 그 외 식각 프로파일, PR 선택도(selectivity) 등의 부수적인 공정 요구조건을 만족시키기 위한 여러 추가 가스들의 일정한 혼합으로 이루어진다.

여러 공정가스들의 혼합비는 여러 공정요구 조건들이 최대한 만족될 수 있도록 결정되지만, 각 가스간의 역활차이에 의한 트레이드-오프(trade-off) 관계로 존재할 경우 식각률에 비중을 두게 된다.

이런 경우에, 잔류물을 제거하기 위하여 과식각 타겟트가 길어지므로 플라즈마유도 전하에 의해 손상이 증가하게 된다.

또한, 프로파일 유지를 위하여 높은 바이어스전력(high bias power) 공정조건을 적용하면 높은 이온에너지충격(bombardment)에 의한 플라즈마유도 물리적 손상이 증가한다.

보다 구체적인 예로 반도체소자용 Al 패터닝공정을 살펴보면 다음과 같다.

Al 식각공정의 경우, 대부분 일정한 혼합비의 C12와 BC13 가스를 이용한다. 도 4 에 도시된 바와같이, C12 가스가량에 따라 Al 식각률이 증가하지만, 식각프로파일은 식각단면에 형성되는 폴리머의 감소로 공정 마진이 감소하는데, 심한 경우에는 보울링(bowling)등의 문제를 나타내게 된다.

또한, 아래 표 1 에 도시된 바와같이, Al 층에 포함되어 있는 여러 금속성분들에 대한 식각률의 차이로 C12 혼합비가 증가할수록 Al 식각률은 증가하지만, Cu 에 대한 낮은 식각률로 Cu 입자가 식각장벽역할을 하여 잔류물은 증가하게 된다.

<표 1>

C12 : BC13	Al 식각률	Si 식각률	Cu 식각률	PR 식각률	비고
1 : 1	100	100	0	100	식각반응지배
0 : 1	5	30	100	15	스퍼터링반응지배

이러한 여러 공정 결과들의 트레이드-오프(trade-off)관계로 종래의 공정은 적당한 Al 식각률과 적당한 프로파일, 잔류물 특성등을 얻을 수 있는 가스혼합비를 선택하여 사용한다.

그러므로, 부족한 공정결과를 보상하기 위한 과도한 과식각타겟트, 좁은 공정마진 등의 문제점을 감수하여야만 하고, 구현가능한 공정 결과도 제한을 받는다.

발명이 이루고자하는 기술적 과제

이에, 본 발명은 상기 종래의 제반 문제점을 해소하기 위하여 안출한 것으로서, 식각공정에 있어서의 식각프로파일을 개선시키고, 식각잔류물을 효과적으로 제거할 수 있는 반도체소자의 식각방법을 제공함에 그 목적이 있다.

또한, 본 발명의 다른 목적은 공정마진을 증가시키며, 식각공정에서의 손상을 감소시키므로써 반도체소자의 제조공정수율을 향상시킬 수 있는 반도체소자의 식각방법을 제공함에 있다.

상기 목적을 달성하기 위한 본 발명은, 반도체 제조 공정용 식각공정에 있어서, 한 공정단계내에서 식각공정에 이용하는 주식각가스 및 추가식각가스들의 유량을 시간에 따라 변화시키면서 식각공정을 실시하는 것을 특징으로한다.

본 발명의 기술적 요지는, 종래의 플라즈마를 이용한 반도체 제조용 식각 공정에서는 한 단계내에서 일정하게 유지되던 공정가스의 혼합비를 시간에 따라 변화시키므로써 각 가스들에 대한 특정공정 결과를 극대화할 수 있으며, 가스펄스 간격 및 유량을 조절하므로써 트레이드-오프(trade-off)관계에 있는 공정결과들을 동시에 만족시킬 수 있다.

발명의 구성 및 작용

이하, 본 발명에 따른 반도체소자의 식각방법을 첨부된 도면을 참조하여 상세히 설명한다.

도 5 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 식각단계에서 시간에 따른 가스유입량을 나타낸 그래프이다.

도 6 은 본 발명에 따른 반도체장치의 제조공정에 있어서, 구간 A 에서의 식각진행 및 구간 B 에서의 폴리머의 증착을 설명하기 위한 단면도이다.

도 7 는 본 발명에 따른 반도체장치의 제조공정에 있어서, C12 및 BC13 플라스마의 스퍼터링에 의한 현저한 반응특성을 설명하기 위한 단면도이다.

본 발명은 제조공정내에서 공급되어지는 가스의 유량을 시간에 따라 제어함으로써 구현된다.

먼저, 반도체소자용 금속배선의 패터닝의 경우를 살펴 보면 다음과 같다.

주요단계에서 공급되어지는 주 식각가스(C12)의 유량을, 도 5 에 도시된 바와같이, 시간에 따라 변화시킨다.

C12 유량이 상대적으로 농후해지는 '구간 A'에서는 C12 의 높은 Si 식각률 특성으로 인한 식각반응이 주를 이루게 되며, 상대적으로 BC12 유량이 농후해지는 '구간 B'에서는 스퍼터링반응이 주를 이루게 된다.

또한, 도 6 에 도시된 바와같이, '구간 B'의 시간을 조절함으로써 BC12 플라스마의 폴리머 리치(rich) 특성으로 식각 프로파일이 개선된다.

그리고, 도 7 에 도시된 바와같이, BC12 플라스마의 스퍼터링의 현저한(dominant) 지배적인 반응특성으로 Cu 입자에 대한 높은 식각률로 잔류물을 효과적으로 감소시킬 수 있다.

이러한 개념으로, 가스필스 간격 및 유량을 조절함으로써 공정가스 각각에 대해서 요구되어지는 공정결과들에 대한 선택적인 제어가 가능하다.

기존의 일정가스혼합비방식으로는 제한되었던 트레이드-오프(trade-off)관계의 공정결과들을 동시에 만족시킬 수 있는 최적의 공정조건을 구현할 수 있다.

적응가능한 필스가스 공급방식들중, 추가가스유량을 일정하게 유지한 상태에서 주 식각가스에 대한 필스 / 유량공급을 나타낸 실시예들을 도 8a 내지 8d를 참조하여 설명하면 다음과 같다.

도 8a 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 주요 식각가스에 대한 일정 필스 / 일정 유량을 나타낸 그래프로써, 이는 식각공정(주요 또는 과식각)에서 주요 식각가스를 일정필스(0~300 초)/일정 유량(0~1000 sccm) 공급방식으로 제어하는 방식이다.

또한, 도 8b 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 주요 식각가스에 대한 일정 필스 / 변화 유량을 나타낸 그래프로써, 이는 식각공정(주요 또는 과식각)에서 주요 식각가스를 일정필스(0~300 초) / 변화 유량(0~1000 sccm) 공급방식으로 제어하는 방식이다.

그리고, 도 8c 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 주요 식각가스에 대한 변화 필스 / 일정 유량을 나타낸 그래프로써, 이는 식각공정(주요 또는 과식각)에서 주요 식각가스를 변화필스(0~300 초)/일정 유량(0~1000 sccm) 공급방식으로 제어하는 방식이다.

또한, 도 8d 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 주요 식각가스에 대한 변화 필스 / 변화 유량을 나타낸 그래프로써, 이는 식각공정(주요 또는 과식각)에서 주요 식각가스를 변화필스(0~300 초) / 변화 유량(0~1000 sccm) 공급방식으로 제어하는 방식이다.

한편, 주식각가스 공급을 일정하게 유지한 상태에서 추가가스에 대한 필스/유량 공급방식의 실시예들을 도 9a 내지 9d를 참조하여 설명하면 다음과 같다.

도 9a 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 추가 식각가스에 대한 일정 필스 / 일정 유량을 나타낸 그래프로써, 이는 식각공정(주요 또는 과식각)에서 추가 식각가스를 일정필스(0~300 초)/일정 유량(0~1000 sccm) 공급방식으로 제어하는 방식이다.

또한, 도 9b 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 추가 식각가스에 대한 일정 필스 / 변화 유량을 나타낸 그래프로써, 이는 식각공정(주요 또는 과식각)에서 추가 식각가스를 일정필스(0~300 초) / 변화 유량(0~1000 sccm) 공급방식으로 제어하는 방식이다.

그리고, 도 9c 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 추가 식각가스에 대한 변화 필스 / 일정 유량을 나타낸 그래프로써, 이는 식각공정(주요 또는 과식각)에서 추가 식각가스를 변화필스(0~300 초)/일정 유량(0~1000 sccm) 공급방식으로 제어하는 방식이다.

또한, 도 9d 는 본 발명에 따른 반도체장치의 제조공정에 있어서, 추가 식각가스에 대한 변화 필스 / 변화 유량을 나타낸 그래프로써, 이는 식각공정(주요 또는 과식각)에서 추가 식각가스를 변화필스(0~300 초) / 변화 유량(0~1000 sccm) 공급방식으로 제어하는 방식이다.

도 10 은 본 발명에 따른 반도체장치의 식각공정에 있어서, 주가스에 대 추가가스의 필스 공급을 나타낸 그래프이다.

상기와 같은 가스공급방식을 식각공정미외의 스트립(strip), PECVD, 스퍼터링 등 플라스마를 이용하는 반도체 제조공정에 이용할 수 있다.

한편, 본 발명에 따른 다른 실시예들로서, 식각 타겟트층으로 상기에서 보여준 알루미늄층외에 산화막, 텅스텐층, 폴리실리콘층들을 선택적으로 사용할 수 있다.

이때, 상기 식각타겟층이 알루미늄막인 경우에 주식각가스로는 클로린계가스를 사용하며, 추가가스로는 BCl_3 , Ar, N_2 , HBr 등을 사용할 수 있다.

또한, 상기 식각타겟층이 산화막인 경우에 주식각가스로는 플로린계가스를 사용하며, 추가가스로는 Ar, N_2 , O_2 , CO 등을 사용할 수 있다.

그리고, 상기 식각타겟층이 텅스텐층인 경우에 주식각가스로는 클로린계가스를 사용하며, 추가가스로는 Ar, N_2 , SF_6 등을 사용할 수 있다.

게다가, 상기 식각타겟층이 폴리실리콘층인 경우에 주식각가스로는 플로린계 또는 SF_6 가스를 사용하며, 추가가스로는 N_2 , HBr, O_2 등을 사용할 수 있다.

발명의 효과

상기한 바와같이, 본 발명에 따른 반도체소자의 식각방법에 있어서는 다음과 같은 효과가 있다.

본 발명에 있어서는, 종래의 식각단계에 펄스가스공급방식을 이용하여 폴리머 리치 공정구간을 선별적으로 구현, 제어함으로써 식각프로파일을 개선할 수 있다.

또한, 종래의 식각단계에 펄스가스공급방식을 이용하여 스퍼터링반응 지배적인 구간을 선별적으로 구현하고 제어함으로써 식각잔류물을 효과적으로 제거할 수 있다.

그리고, 종래의 식각 단계에서는 일정한 비율로 동시에 진행되던 식각과 스퍼터링 반응을 펄스가스공급방식을 이용하여 구분하고, 펄스시간조절로 상대적인 비중을 제어함으로써 이온 충격(bombardment)에 의한 물리적 손상을 감소시킬 수 있다.

또한, 본 발명에 있어서는, 효과적인 잔류물의 제어로 과식각타겟트가 감소되므로써 플라즈마 유도(induced) 손상을 감소시킬 수 있다.

그리고, 공정 가스들의 혼합비에 제한을 받지 않으므로 안정적인 공정 마진을 확보할 수 있다.

(5) 청구의 범위

청구항 1. 반도체 제조 공정용 식각공정에 있어서, 한 공정단계내에서 식각공정에 이용하는 주식각가스 및 추가식각가스들의 유량을 시간에 따라 선택적으로 변화시키면서 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 2. 제 1 항에 있어서, 상기 식각가스들의 유량의 범위는 0 ~ 1000 sccm 을 갖는 것을 특징으로하는 반도체소자의 식각방법.

청구항 3. 제 1 항에 있어서, 상기 식각공정시간은 0 ~ 300 초인 것을 특징으로하는 반도체소자의 식각방법.

청구항 4. 제 1 항에 있어서, 상기 추가 가스의 유량을 일정하게 유지한 상태에서 주식각가스를 일정 펄스 대 일정유량으로 공급하는 방식으로 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 5. 제 1 항에 있어서, 상기 추가 가스의 유량을 일정하게 유지한 상태에서 주식각가스를 일정 펄스 대 변화유량으로 공급하는 방식으로 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 6. 제 1 항에 있어서, 상기 추가 가스의 유량을 일정하게 유지한 상태에서 주식각가스를 변화 펄스 대 일정유량으로 공급하는 방식으로 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 7. 제 1 항에 있어서, 상기 추가 가스의 유량을 일정하게 유지한 상태에서 주식각가스를 변화 펄스 대 변화유량으로 공급하는 방식으로 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 8. 제 1 항에 있어서, 상기 주식각가스의 유량을 일정하게 유지한 상태에서 추가식각가스를 일정 펄스 대 일정유량으로 공급하는 방식으로 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 9. 제 1 항에 있어서, 상기 주식각가스의 유량을 일정하게 유지한 상태에서 추가식각가스를 일정 펄스 대 변화유량으로 공급하는 방식으로 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 10. 제 1 항에 있어서, 상기 주식각 가스의 유량을 일정하게 유지한 상태에서 추가 식각가스를 변화 펄스 대 일정유량으로 공급하는 방식으로 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 11. 제 1 항에 있어서, 상기 주 식각가스의 유량을 일정하게 유지한 상태에서 추가 식각가스를 변화 펄스 대 변화 유량으로 공급하는 방식으로 식각공정을 진행하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 12. 제 1 항에 있어서, 상기 식각공정방식은 플라즈마를 이용한 스트립(strip), PECVD, 스퍼터링의 반도체 제조공정중 하나에 사용하는 것을 특징으로하는 반도체소자의 식각방법.

청구항 13. 제 1 항에 있어서, 식각공정시의 식각타겟층이 알루미늄막인 경우에 주식각가스로는 클로린계가스를 사용하며, 추가가스로는 BCl_3 , Ar, N_2 , HBr 중에서 하나를 사용하는 것을 특징으로하는 반도체소자의 식각방법.

체소자의 식각방법.

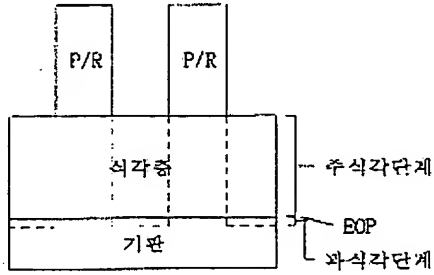
청구항 14. 제 1 항에 있어서, 식각공정시의 식각타겟층이 산화막인 경우에 주식각가스로는 플로린계 가스를 사용하며, 추가가스로는 Ar, N₂, O₂, CO 중에서 하나를 사용하는 것을 특징으로하는 반도체 소자의 식각방법.

청구항 15. 제 1 항에 있어서, 식각공정시의 식각타겟층이 텅스텐층인 경우에 주식각가스로는 클로린계 가스를 사용하며, 추가가스로는 Ar, N₂, SF₆ 중에서 하나를 사용하는 것을 특징으로하는 반도체 소자의 식각방법.

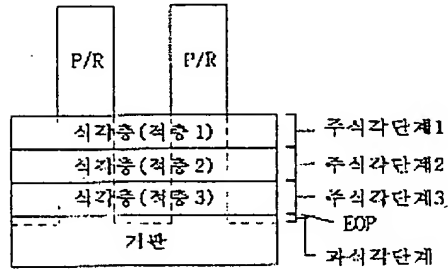
청구항 16. 제 1 항에 있어서, 식각공정시의 식각타겟층이 폴리실리콘층인 경우에 주식각가스로는 클로린계 가스 또는 SF₆를 사용하며, 추가가스로는 N₂, HBr, O₂ 중에서 하나를 사용하는 것을 특징으로하는 반도체 소자의 식각방법.

도면

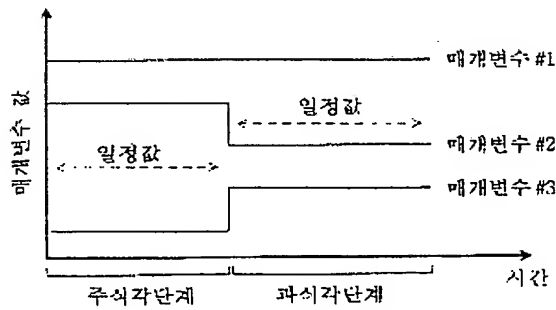
도면1



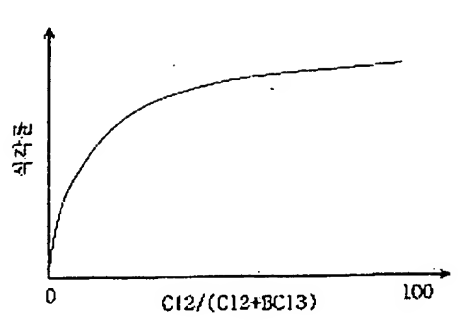
도면2



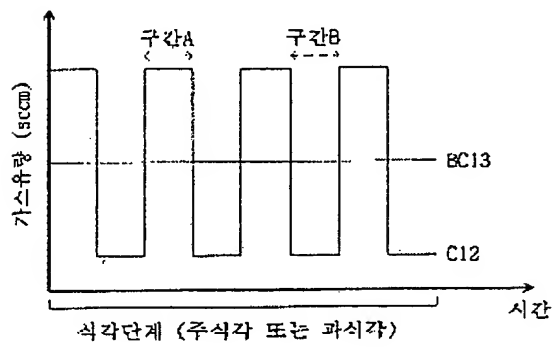
도면3



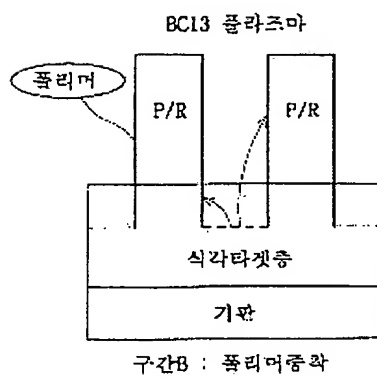
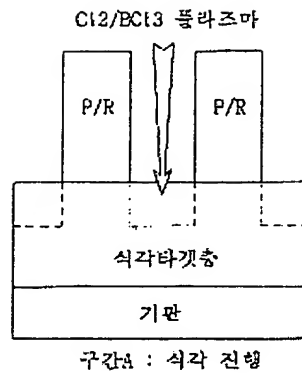
도 184



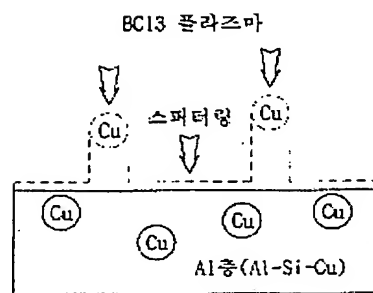
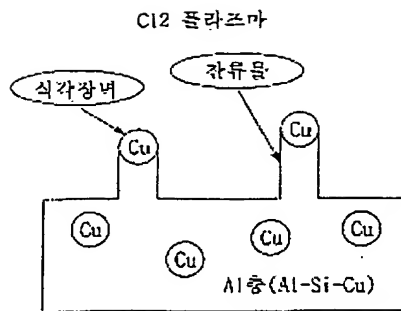
도 185



도 223



도 127



도 128a

